

# BUNDESREPUBLIK DEUTSCHLAND



## Bescheinigung

*Handwritten signature*



Die ROBERT BOSCH GMBH in Stuttgart/Deutschland hat eine Patentanmeldung unter der Bezeichnung

"Verfahren zur Herstellung strukturierter Wafer"

am 28. Januar 1998 beim Deutschen Patent- und Markenamt eingereicht.

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Patentanmeldung.

Die Anmeldung hat im Deutschen Patent- und Markenamt vorläufig das Symbol H 01 L 21/308 der Internationalen Patentklassifikation erhalten.

München, den 24. November 1998  
Deutsches Patent- und Markenamt

Der Präsident

Im Auftrag

*Handwritten signature*

Aktenzeichen: 198 03 186.6

Brand

16.12.97 Gz/Wt

5

ROBERT BOSCH GMBH, 70442 Stuttgart

10

Verfahren zur Herstellung strukturierter Wafer



Stand der Technik

15

Die Erfindung geht aus von einem Verfahren nach der Gattung des Hauptanspruchs. Naßchemische Ätzverfahren zur Strukturierung von Wafern sind bereits bekannt. Üblicherweise wird zur Vorgabe einer Struktur eine Fotolacktechnik eingesetzt. Steigende Qualitätsanforderungen in der Herstellung integrierter Schaltkreise bzw. der Herstellung mikromechanischer Sensoranordnungen erfordern eine Randentlackung der verwendeten Wafer, da ansonsten Lackreste beim Transport der Wafer über die verschiedenen Prozeßschritte hinweg verschleppt werden. Nach einer Randentlackung jedoch ist der Waferrand ungeschützt den Ätzmedien ausgesetzt.

20

25

Vorteile der Erfindung

30

Das erfindungsgemäße Verfahren mit den kennzeichnenden Merkmalen des Hauptanspruchs hat demgegenüber den Vorteil, trotz Randentlackung eine Waferrandpassivierung zu gewährleisten, ohne daß beispielsweise Ätzdosen eingesetzt werden müssen, die den Waferrand vor dem aggressiven Ätzmedium schützen. Durch die Kombination der Waferrandpassivierung als Negativprozeß mit dem Positivprozeß der Festlegung der Bereiche,

35

die nachfolgend geätzt werden sollen, wird ein Verfahren bereitgestellt, das preiswert ist und trotzdem erhöhten Qualitätsanforderungen genügt. Ohne Lack am Rand und ohne den Einsatz von Ätzdosen bleibt der Waferrand vor Ätzmedien geschützt.

Durch die in den abhängigen Ansprüchen aufgeführten Maßnahmen sind vorteilhafte Weiterbildungen und Verbesserungen des im Hauptanspruch angegebenen Verfahrens möglich. Durch die Entfernung einer Nitridschicht nur in Teilbereichen und einem anschließenden Auftragen einer dünnen Passivierungsschicht in den Teilbereichen sind auch zwei- oder mehrstufige Ätzprozesse unter Wahrung der Waferrandpassivierung realisierbar.

Besonders vorteilhaft ist die Verwendung einer Oxidschicht als Passivierungsschicht, die in einem LOCOS-Prozeß (LOCOS = engl. "Local Oxidation of Silicon") aufgetragen wird.

Zeichnung

Ausführungsbeispiele der Erfindung sind in der Zeichnung dargestellt und in der nachfolgenden Beschreibung näher erläutert. Es zeigen Figur 1 ein erstes Ausführungsbeispiel, Figur 2 ein zweites Ausführungsbeispiel.

Beschreibung der Ausführungsbeispiele

Figur 1 zeigt ein erstes Ausführungsbeispiel des erfindungsgemäßen Verfahrens als beidseitigem einstufigen Ätzprozeß. In der ersten Teilfigur 1 ist ein Wafer 20 mit einer Vorderseite 22 und einer Rückseite 23 sowie einem Randbereich 21 in einer Querschnittseitenansicht abgebildet. Der Wafer ist nur teilweise dargestellt und setzt sich nach links hin fort und wird dort von einem weiteren Randbereich, der nicht dar-

gestellt ist, begrenzt. Auf dem Wafer wird per Gasphasenabscheidung eine Nitridschicht aufgetragen. Anschließend wird die Nitridschicht unter Einsatz einer üblichen Fotolacktechnik strukturiert: Es wird Lack auf die Nitridschicht aufgetragen, der Lack selektiv belichtet und anschließend entwickelt wird, (bei Einsatz eines Positivlacks) wird anschließend der belichtete Teil des Lacks entfernt, daraufhin der freigelegte Teil der Nitridschicht üblicherweise über einen Plasmaätzprozeß entfernt, und schließlich wird der restliche unbelichtete Teil des Lacks entfernt, beispielsweise über eine Lackveraschung in einem Sauerstoffplasma. Die Nitridstrukturierung erfolgt dabei zunächst auf der Wafervorderseite, wie in Teilfigur 1 dargestellt; aus der Strukturierung resultiert die strukturierte Nitridschicht 25. Auf der Rückseite ist noch die unstrukturierte Nitridschicht 24 abgebildet. In einem weiteren Schritt wird analog die Nitridschicht auf der Rückseite des Wafers strukturiert; entsprechend ist in Teilfigur 2 als Ergebnis dieser Nitridstrukturierung die strukturierte Nitridschicht 26 auf der Rückseite dargestellt. In einem weiteren Schritt, der in Teilfigur 3 dargestellt ist, erfolgt das Aufbringen einer Passivierungsschicht. Im Ausführungsbeispiel ist eine als Passivierungsschicht verwendete Oxidschicht 27 dargestellt, die durch selektives Aufwachsen in einem thermischen Prozeß, einem LOCOS-Prozeß, bei ca. 1100 °C, hergestellt wird. In einem weiteren Schritt wird die Nitridschicht selektiv zum Oxid mittels eines Plasmaätzprozesses oder Ätzen in heißer Phosphorsäure entfernt. Das Ergebnis ist in Teilfigur 4 dargestellt: Ein Wafer 20 mit strukturierter Oxidschicht, wobei die Oxidschicht auch den Waferrand 21 vollständig umgibt. In einem weiteren Schritt folgt das Ätzen des Siliziums mittels eines anisotropen Ätzprozesses, beispielsweise in einem KOH-Bad. Der Ätzprozeß erfolgt solange, bis die gewünschten Äztiefen erreicht sind, bzw. bis die gewünschte Durchgangsöffnung 29 herausgeätzt worden ist. In einem weiteren Schritt

wird die Passivierungsschicht entfernt, beispielsweise durch Applikation eines flußsäurehaltigen Ätzmediums. Das Ergebnis des Ätzschrittes und der Entfernung der Passivierung ist in Teilfigur 5 dargestellt: Der im Querschnitt dargestellte strukturierte Wafer 30 weist eine Durchgangsöffnung 29 und einen Kavernenbereich 28 auf.

Figur 2 zeigt ein weiteres Ausführungsbeispiel des erfindungsgemäßen Verfahrens. Zunächst wird wie in Teilfigur 1 bis 3 der Figur 1 beschrieben vorgegangen. In einem weiteren Schritt jedoch wird in einem Teilbereich 40 des sogenannten Positivbereichs der Oberfläche des Wafers die Nitridschicht entfernt. Der Positivbereich ist dabei durch den mit der Nitridschicht bedeckten Teil der Oberfläche des Wafers gegeben. Dabei wird in üblicher Weise ein Fotolackprozeß eingesetzt, um anschließend eine Struktur zu erhalten, wie sie in Teilfigur 6 dargestellt ist: Der Wafer 20 weist auf der Vorderseite eine strukturierte Nitridschicht 25 und auf der Rückseite eine strukturierte Nitridschicht 26 auf. Der Rest der Oberfläche des Wafers ist bis auf den Teilbereich 40 mit einer Oxidschicht bedeckt. Im Teilbereich 40 wird nun in einer zweiten lokalen Oxidation (thermischer Oxidationsprozeß, LOCOS-Prozeß) eine Oxidschicht 41 aufgetragen. Auch hier ist wie bei der ersten lokalen Oxidation schon die Selektivität zu den Bereichen, die mit einer Nitridschicht bedeckt sind, gewährleistet. Teilfigur 7 zeigt das Ergebnis dieses Verfahrensschritts: einen Wafer, der im Teilbereich 40 mit einer dünnen Oxidschicht 41 versehen ist sowie in den übrigen Bereichen entweder mit einer dicken Oxidschicht oder mit einer Nitridschicht bedeckt ist. In einem weiteren Schritt wird das Nitrid komplett entfernt, selektiv zum Oxid in einem Plasmaätzprozeß. Der Wafer mit der in Teilfigur 8 dargestellten resultierenden Struktur wird nun einem naßchemischen Ätzprozeß in einem KOH-Bad ausgesetzt. Dabei wird zunächst ein Vorätzen des Wafers im Bereich der späteren Durchgangs-

öffnung 29 durchgeführt, um das Silizium teilweise abzutragen und Vertiefungen 42 beidseitig herzustellen (siehe Teilfigur 9). Anschließend wird die dünne Oxidschicht 41 im Teilbereich 40 mit einem flußsäurehaltigen Ätzmedium entfernt, das im Tauchbad überall die Siliziumdioxidschicht angreift; da die Oxidschicht im Teilbereich 40 jedoch dünner ist als die restliche Schicht, kann sie selektiv zur restlichen Oxidschicht vollständig im Teilbereich 40 abgetragen werden, solange der Ätzprozeß mit dem flußsäurehaltigen Ätzmedium abgebrochen wird, sobald die dünne Oxidschicht 41 abgetragen ist (Teilfigur 10). Schließlich wird der Wafer KOH-geätzt, bis das Silizium soweit abgetragen ist, bis die endgültigen Äztiefen erreicht sind. Figur 11 zeigt den strukturierten Wafer nach sich anschließender Entfernung der Passivierungsschicht; er weist eine Durchgangsöffnung 29 sowie eine flache Kaverne 43 auf. Durch die in Figur 2 dargestellte Vorgehensweise eines beidseitigen, zweistufigen KOH-Ätzprozesses ist im Vergleich zu Figur 1 eine Strukturierung des Wafers erreicht worden, aus der eine Kaverne 43 resultiert, die flacher ist als die Kaverne 28 aus Figur 1.

Andere Strukturen mit KOH-Ätzungen der Vorderseite und/oder Rückseite in einem einstufigen bzw. zweistufigen KOH-Ätzprozeß lassen sich aus den in Figur 1 und 2 gezeigten Ausführungsbeispielen leicht ableiten. Es sind natürlich auch mehrstufige Ätzprozesse ableitbar, bei denen mehr als zwei unterschiedliche Oxiddicken realisiert werden, um mehrfache Abstufungen in den endgültigen Äztiefen erreichen zu können. Grundlegend ist in all den Ausführungsbeispielen die Erzeugung einer Waferpassivierung in einer Fotolacktechnik in einer Art Negativprozeß dort, wo in einem vorangegangenen Strukturprozeß Lack entfernt wurde, also auch am Rand. Als Positivbereiche sind in den Ausführungsbeispielen die Bereiche der Waferoberfläche zu verstehen, die mit einer Nitridschicht bedeckt sind. Die übrigen Bereiche der Oberfläche

des Wafers sind Negativbereiche, die auch Randbereiche des Wafers umfassen, also genau die Bereiche, in denen eine Passivierung gewährleistet sein soll.

- 5 Als Fotolacktechnik kann die Standard-IC-Fotolacktechnik mit gewöhnlicher Randentlackung vor einer Belichtung eingesetzt werden. Alternativ sind auch Fotolacktechniken einsetzbar, bei denen eine Randentlackung des Wafers erst nach der Belichtung bzw. erst nach Belichtung und Entwicklung des Fotolacks erfolgt.
- 10

16.12.97 Gz/Wt

5

ROBERT BOSCH GMBH, 70442 Stuttgart

10

Ansprüche

1. Verfahren zur Herstellung strukturierter Wafer (30), insbesondere mikromechanischer Sensoranordnungen, bei dem

15

a) ein Wafer (20) bereitgestellt wird,

b) eine Aufteilung der Waferoberfläche in Positivbereiche (25, 26), die nachfolgend naßchemisch geätzt werden sollen, und in Negativbereiche erfolgt, wobei die Negativbereiche Randbereiche (21) des Wafers umfassen,

20

c) in einem weiteren Schritt die Negativbereiche mit einer Passivierungsschicht (27), insbesondere Oxidschicht, versehen werden zum Schutz vor nachfolgenden naßchemischen Ätzvorgängen,

25

d) in einem weiteren Schritt der Wafer naßchemisch geätzt und

e) in einem weiteren Schritt die Passivierungsschicht entfernt wird.

Merkmal b) und c) sind die kennzeichnenden Merkmale.

30

2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß die Aufteilung durch folgende Schritte erfolgt:

- Auftragen einer Nitridschicht ,
- in einem weiteren Schritt Strukturieren



der Nitridschicht, insbesondere unter Verwendung einer Fotolacktechnik, so daß die Positivbereiche durch den mit der Nitridschicht (25, 26) bedeckten Teil der Waferoberfläche festgelegt werden.

5

3. Verfahren nach Anspruch 2, dadurch gekennzeichnet, daß zwischen dem Versehen der Negativbereiche mit einer Passivierungsschicht und dem naßchemischen Ätzen des Wafers zumindest in Teilbereichen (40) der Positivbereiche eine Entfernung der Nitridschicht erfolgt.

10

4. Verfahren nach Anspruch 3, dadurch gekennzeichnet, daß zwischen der Entfernung der Nitridschicht in den Teilbereichen und den naßchemischen Ätztvorgängen eine dünne Passivierungsschicht (41) in den Teilbereichen aufgetragen und in einem weiteren Schritt die Nitridschicht vollständig entfernt wird.

15

5. Verfahren nach einem der Ansprüche 2 bis 4, dadurch gekennzeichnet, daß die eingesetzte Fotolacktechnik eine bei der Herstellung integrierter Schaltkreise standardmäßig verwendete Fotolacktechnik ist.

20

6. Verfahren nach einem der Ansprüche 2 bis 4, dadurch gekennzeichnet, daß bei der Strukturierung der Nitridschicht eine Randentlackung nach Belichtung bzw. nach Belichtung und Entwicklung des Fotolacks erfolgt.

25

7. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß die Passivierungsschicht eine Oxidschicht ist.

30

8. Verfahren nach Anspruch 7, dadurch gekennzeichnet, daß das Auftragen der Oxidschicht in einem LOCOS-Prozeß erfolgt.

35

5 16.12.97 Gz/Wt

ROBERT BOSCH GMBH, 70442 Stuttgart

10

Verfahren zur Herstellung strukturierter Wafer

Zusammenfassung

15

20

Es wird ein Verfahren zur Herstellung strukturierter Wafer vorgeschlagen, das ohne Randbelackung und ohne den Einsatz zusätzlicher mechanischer Hilfsmittel einen Schutz des Waferferrands vor Angriffen eines aggressiven Ätzmediums gewährleistet. Dabei wird in einer Art Negativprozeß in den Bereichen, die nicht strukturiert werden sollen, inklusive des Randbereichs des Wafers, eine Passivierungsschicht aufgetragen.

25

(Figur 1)

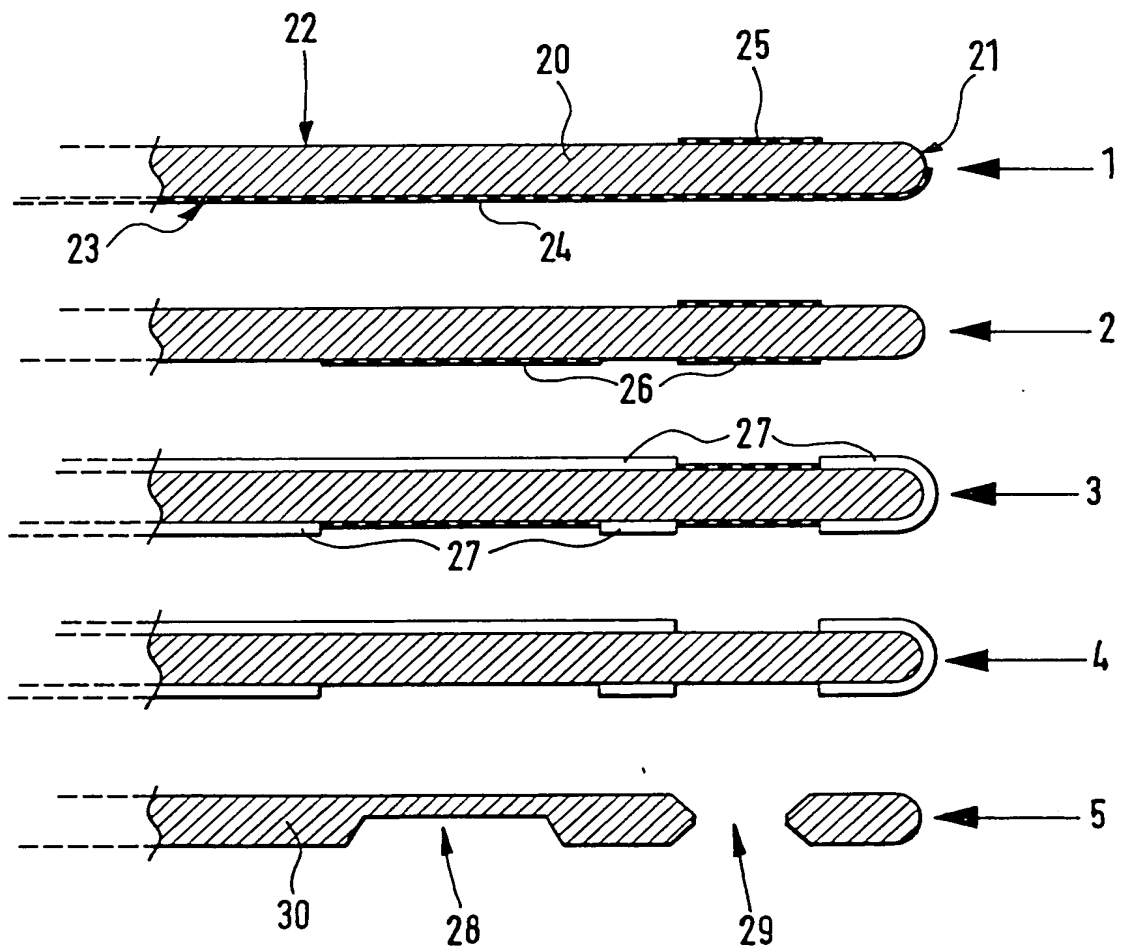


Fig. 1

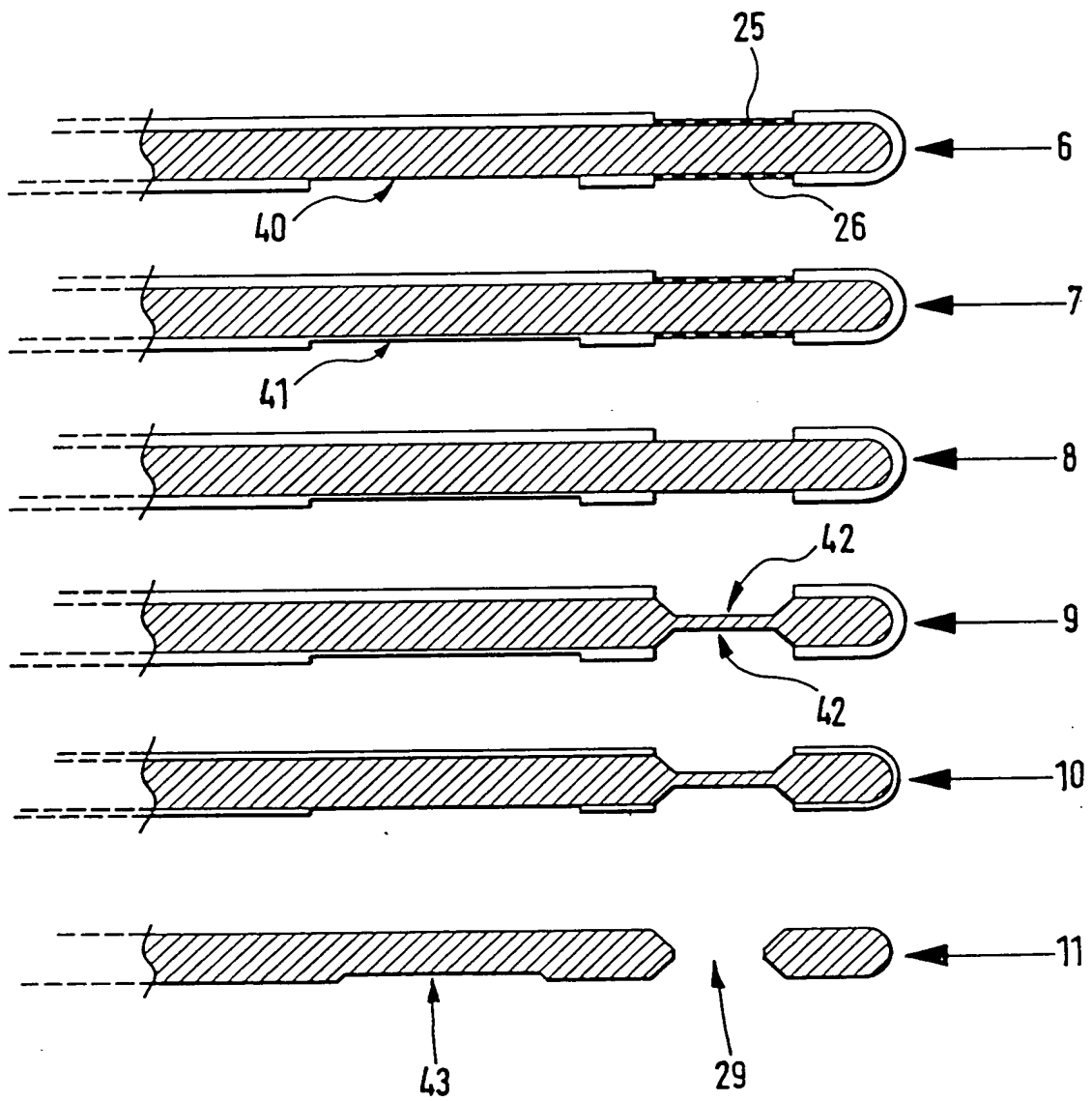


Fig. 2